

14Bit高速磁编码器芯片系列

1. 产品特性

- AEC-Q100 Grade0 汽车级认证
- 14 bit 分辨率旋转编码器
- 支持最高转速 200K rpm
- 角度线性误差 $\leq \pm 0.35^\circ$
- 电源输出耐压 $\geq 24V$, $\leq -18V$
- 差分正余弦输出
- 支持 3.3V 及 5.0V 两种工作电压应用
- 诊断功能：断线、过流、欠过压、过温
- 工作温度范围： -40°C 到 150°C
- 封装形式：SOP-8

2. 应用领域

- 绝对角度位置传感器
- 机器人关节控制
- 非接触旋钮、电位器
- 鼠标滚轴
- 舞台灯转角传感

3. 产品描述

SC60210 是一款非接触式高速、高精度磁编码器芯片系列，芯片中心内置了霍尔感应点矩阵，通过感应上方的一对极磁铁产生正弦和余弦位置信号。芯片内部的模数转换电路对放大后的正弦和余弦信号进行采样，DSP 电路进行角度运算，最后输出各种位置信号。SC60210 的分辨率达到 14bit，最高支持 200K rpm。

SC60210 支持差分正余弦输出，可根据用户实际应用环境编程放大倍数及 Offset。

SC60210 采用 8 脚的 SOP-8 封装，亚光镀锡，采用无卤绿料，满足环保要求。

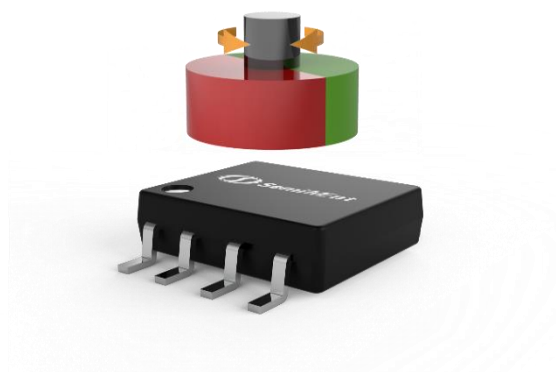


图 1 工作示意图

目录

1. 产品特性	1	10. 功能框图.....	11
2. 应用领域	1	11. 输出形式.....	12
3. 产品描述	1	12. 电源供电连接方式.....	13
4. 引脚描述	3	12.1. 应用电路连接(5V).....	13
5. 订购信息	4	12.2. 应用电路连接(3.3V).....	13
6. 极限参数	5	13. 封装信息 DC	14
7. 静电保护	5	14. 包装信息.....	15
8. 工作参数	6	15. 修改记录.....	16
9. 寄存器说明.....	8		

4. 引脚描述

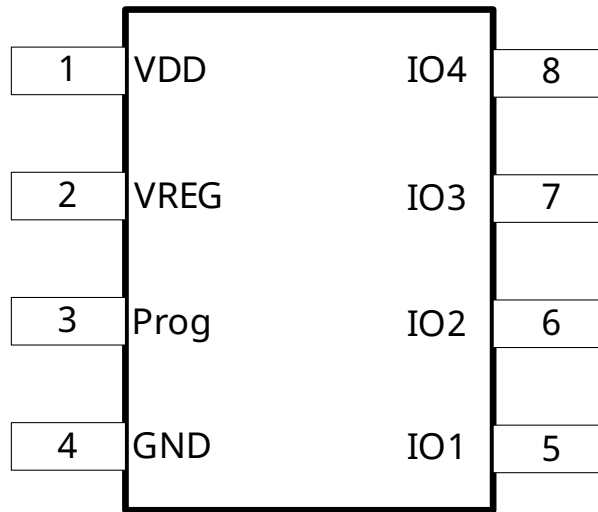


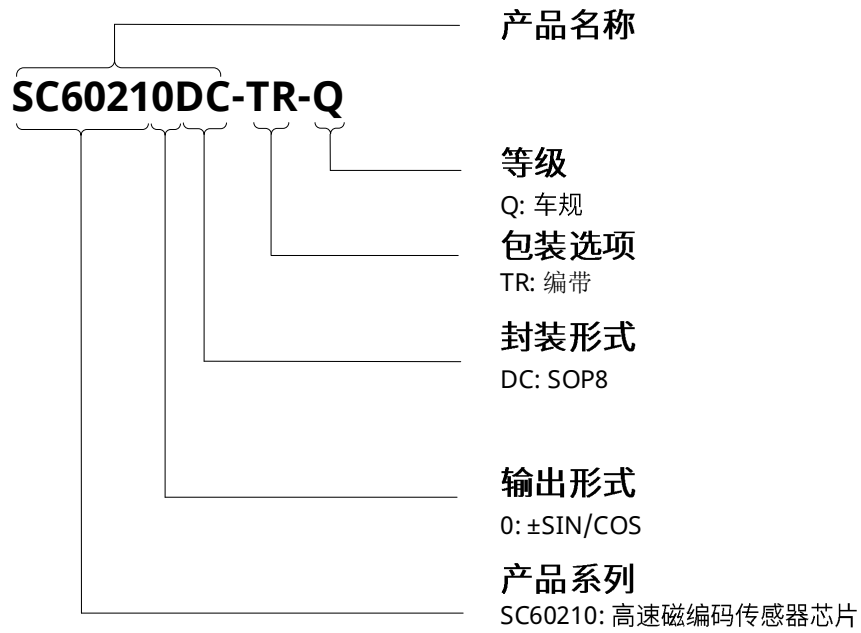
图 2 SC60210 引脚描述

引脚		管脚类型	管脚功能描述
名称	序号		
VDD	1	PWR	芯片电源供电端口
VREG	2	PWR	芯片内部高压 LDO 输出端，外接 100nF 去耦电容
Prog	3	Program	编程调试引脚
GND	4	Ground	芯片地
IO1	5	In/Out	SPI 模式：CSN，SPI 通讯使能输入信号
			ABZ/PWM 模式：A 路增量信号输出/省线模式 PWM 输出
			SIN/COS 模式：COSP，余弦信号正端输出
IO2	6	In/Out	SPI 模式：SCK，SPI 通讯时钟输入信号
			ABZ/PWM 模式：B 路增量信号输出
			SIN/COS 模式：COSN，余弦信号负端输出
IO3	7	In/Out	SPI 模式：MOSI，SPI 通讯数据从机信号输入
			ABZ/PWM 模式：Z 路增量信号输出
			SIN/COS 模式：SINP，正弦信号正端输出
IO4	8	In/Out	SPI 模式：MISO，SPI 通讯数据从机信号输出
			ABZ/PWM 模式：PWM 绝对角度输出
			SIN/COS 模式：SINN，正弦信号负端输出

5. 订购信息

产品名称	丝印	选项	输出形式	温度范围 (°C)	封装	包装方式	数量
SC60210DC-TR-Q	60210	-	±SIN/COS	-40~150	SOP8	编带	4000 颗/盘

产品命名规则



6. 极限参数

符号	参数	测试条件	最小值	最大值	单位
VDD	电源端耐压		-18	24	V
VREG	稳压端耐压		-0.5	6.5	V
Prog	编程脚		-0.5	6.5	V
IO1/2/3/4	输出端耐压		-0.5	24	V
T _A	工作温度		-40	160	°C
T _{STG}	存储温度		-65	175	°C
T _{J(max)}	最大结温		-55	165	°C

备注:

高于此处列出的应力可能会导致器件永久损坏，长时间暴露在绝对最大额定值条件下可能会影响器件的可靠性

7. 静电保护

符号	类型	测试条件	最小值	最大值	单位
V _{ESD}	HBM	人体失效模型，参考 ANSI/ESDA/JEDEC-001 标准	-4	4	kV
	CDM	器件失效模型，参考 ANSI/ESDA/JEDEC-002 标准	-750	750	V

8. 工作参数

工作温度范围内($V_{DD}=5.0V$, 除非另有说明)⁽¹⁾

符号	参数说明	测试条件	最小值	典型值	最大值	单位
电源端特性						
V_{DD_5V}	5V 应用工作电压	参考 5V 应用电路连接	4.5	5.0	5.5	V
$V_{DD_3.3V}$	3.3V 应用工作电压	参考 3.3V 应用电路连接	3.0	3.3	3.6	V
I_{DD_5V}	5V 应用工作电流	$V_{DD}=5.0V$	-	8.0	12	mA
$I_{DD_3.3V}$	3.3V 应用工作电流	$V_{DD}=3.3V$	-	7.0	11	mA
V_{REG}	5V 工作,VREG 引脚电压	$C_{REG}=100nF$	3.7	4.0	4.3	V
C_{REG}	VREG 引脚去耦电容		47	100	470	nF
$PSRR_VREG$	电源抑制比	1K-1M				dB
V_{OVP}	过压诊断开启电压	$V_{DD}>8V$	6.5	7.0	7.5	V
V_{OVP_HYS}	过压诊断迟滞电压		0.2	0.5	0.8	V
V_{UVR}	欠压诊断开启电压		3.4	3.7	4.3	V
V_{UVR_HYS}	欠压诊断迟滞电压		0.1	0.3	0.5	V
磁场输入特性						
D_{MAG}	径向充磁磁铁直径		4.0	6.0	8.0	mm
T_{MAG}	径向充磁磁铁厚度		-	2.5	-	mm
A_{DIS}	磁体和芯片表面距离		1.0	1.5	2.0	mm
H_{EXT}	磁场强度范围		20	30	60	mT
Rpm	磁铁转速		-	-	200,000	rpm
X_{DIS}	磁铁和芯片中心偏差		-	-	0.2	mm
SIN/COS 模拟量输出						
V_{PP5V}	5V 应用正余弦输出幅度	$V_{DD}=5.0V, H_{EXT}=27mT$	1.0	2.0	3.8	Vpp
$V_{PP3.3V}$	3.3V 应用正余弦输出幅度	$V_{DD}=3.3V, H_{EXT}=27mT$	1.0	1.8	2.6	Vpp
V_{DC}	正余弦直流电平		40	50	60	% V_{DD}
OFF _{VPP}	正余弦输出幅度偏差		-10	0.0	10	mV
OFF _{VDC}	正余弦直流电平偏差		-20	0.0	20	mV
R_{LOAD}	正余弦输出上下拉电阻		4.7	-	470	K Ω
C_{LOAD}	正余弦输出负载电容	直接接输出端口	-	-	100	pF
T_{DELAY}	正余弦输出信号延时		-	7	-	μs

参数表续

符号	参数说明	测试条件	最小值	典型值	最大值	单位
诊断功能						
Dsat_lo	主动诊断输出电平	下拉电阻 $R \geq 4.7k\Omega$	-	0.5	1	%V _{DD}
		上拉电阻 $R \geq 4.7k\Omega$	-	98	100	%V _{DD}
BV _{SS} PD	被动诊断输出电平(开路)	V _{SS} 开路, 下拉电阻, $4.7k\Omega \leq R \leq 47k\Omega$	-	0	3	%V _{DD}
BV _{SS} PU		V _{SS} 开路, 上拉电阻, $4.7k\Omega \leq R \leq 47k\Omega$	97	98	-	%V _{DD}
BV _{DD} PD		V _{DD} 开路, 下拉电阻, $4.7k\Omega \leq R \leq 47k\Omega$	-	0	1	%V _{DD}
BV _{DD} PU		V _{DD} 开路, 上拉电阻, $4.7k\Omega \leq R \leq 47k\Omega$	96.5	98	-	%V _{DD}
°C	过温保护		-	170	-	°C
I _{LOCP}	过流保护		-		30	mA
A/D 转换特性						
R _{ES(SD)}	Sigma/DetaI 调制分辨率		-	14	-	Bit
T _(ON)	启动时间		-	-	5	ms
ABZ/PWM 输出特性						
F _{PWM}	PWM 频率(默认)		976	1000	1024	Hz
F _{PWM(OPT)}	PWM 频率(可选)		232	244	256	Hz
R _{ES(AB)}	AB 输出线数	24, 50, 256, 1024 lines	24	-	1024	lines
Z _{WIDTH}	Z 零位宽度	1/4T, 1T	1	4	-	LSB
Rpm	转速	REG_rpm=0	-	50000	-	rpm
	转速	REG_Rpm=1	-	200000	-	rpm
IO 数字端口电学特性						
V _{THI}	输入高电平阈值		-	-	2.0	V
V _{TLO}	输入低电平阈值		0.8	-	-	V
V _{SHI}	输出高电平电压	4mA 下拉电流	V _{DD} -0.5	-	-	V
V _{SLO}	输出低电平电压	4mA 上拉电流	-	-	0.5	V
V _{IH}	输入高电平		0.5*D _{VDD}	-	-	V
V _{OL}	输出低电平		-	-	0.2*D _{VDD}	V
V _{OH}	输出高电平		0.8*D _{VDD}	-	-	V
I _{SHI}	输出高电平短路到地电流	V _{DD} =3.3V	-	-	30	mA
I _{SLO}	输出低电平短路到电源电流	V _{DD} =3.3V	-	-	30	mA
SPI 通讯时间参数						
T _{CSN}	CSN 信号建立时间		100	-	-	ns
T _{SCKH}	SCK 高电平时间		80	-	-	ns
T _{SCKL}	SCK 低电平时间		80	-	-	ns
T _{SCK}	SCK 时间周期		160	-	-	ns

9. 寄存器说明

EPROM 参数分布表

Page	Row	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
0	0	DP1EN<1:0>		DP1<13:8>						
	1	DP1<7:0>								
	2	DP2EN<1:0>		DP2<13:8>						
	3	DP2<7:0>								
	4	DP3EN<1:0>		DP3<13:8>						
	5	DP3<7:0>								
	6	TRIMBG<2:0>			TRIMOSC<4:0>					
	7	DIR	CLK_SLOW	OUTMOD1:0>		V3P3EN	VOSEN	OTPEN	OVPEN	
	8	UVLOEN	VOSX2	G2<2:0>			G1<2:0>			
	9	ABZEDG<1:0>		ABZ_HYS<1:0>		ABZWID<1:0>		ABZLINE<2:1>		
	A	ABZLINE<0>	PWMCTRL	PWMPOL	PWMT	PWMMS	-	PID_FILTER_SEL		
	B	VOS_SIN<7:0>								
	C	VOS_COS<7:0>								
	D	-	-	-	-	-	-	-	-	
	E	-	-	-	-	-	-	-	-	
F	-	-	-	-	-	-	-	-		

EPROM 参数信息

Symbol	BITS	ADDR	Type	Description
DP1EN<1:0>	2	0x00[7:6]	r/w	第一次零点校准标志位
DP1	14	0x00[5:0]+0x01[7:0]	r/w	零点位置信息，将当前位置设置为零点
DP2EN<1:0>	2	0x00[7:6]	r/w	
DP2	14	0x00[5:0]+0x03[7:0]	r/w	零点位置信息，将当前位置设置为零点
DP3EN<1:0>	2	0x04[7:6]	r/w	第三次零点校准标志位
DP3	14	0x04[5:0]+0x05[7:0]	r/w	零点位置信息，将当前位置设置为零点
TRIMBG	3	0x06[7:5]	r/w	芯片内部基准电压 trim
TRIMOSC	5	0x06[4:0]	r/w	芯片内部 OSC 频率 trim
DIR	1	0x07[7]	r/w	旋转方向配置： 0: 顺时针: A 先 B 后、逆时针: B 先 A 后; 1: 顺时针: B 先 A 后、逆时针: A 先 B 后;
CLK_SLOW	1	0x07[6]	r/w	ADC 采样频率： 0: 8MHz; 1: 16MHz;
OUTMOD	2	0x07[5:4]	r/w	输出模式配置： 0: SPI 模式; 1: ABZ+PWM 模式; 2: 模拟正余弦输出模式; 3: SPI 模式;
V3P3EN	1	0x07[3]	r/w	3.3V 应用标志位
VOSEN	1	0x07[2]	r/w	内部 offset 消除使能信号
OTPEN	1	0x07[1]	r/w	过温检测： 0: 过温检测; 1: 无过温检测;
OVPEN	1	0x07[0]	r/w	过压检测： 0: 过压检测; 1: 无过压检测;
UVLOEN	1	0x08[7]	r/w	欠压检测： 0: 欠压检测; 1: 无欠压检测;
VOSX2	1	0x08[6]	r/w	vos 补偿范围： 0: $\pm 5.2\text{mV}$; 1: $\pm 2.6\text{mV}$;
G2<2:0>	3	0x08[5:3]	r/w	第二级增益调节: 6.06~21.93 $\times 1.2$
G3<2:0>	3	0x08[2:0]	r/w	第三级增益调节: 0.81~1.51 $\times 1.1$

续表

ABZEDG<1:0>	2	0x09[7:6]	r/w	Z 脉冲与 AB 脉冲波形边沿调整： 0: Z 上升沿与 A 上升沿对齐； 1: Z 上升沿与 B 上升沿对齐； 2: Z 上升沿与 A 下降沿对齐； 3: Z 上升沿与 B 下降沿对齐；
ABZHYS	2	0x09[5:4]	r/w	ABZ 信号的迟滞设置： 0: 0.25*T 1: 0.5*T 2: 0.75*T 3: 1*T
ABZWID	2	0x09[3:2]	r/w	ABZ 信号中 Z 的脉宽设置： 0: 0.25*T 1: 0.5*T 2: 180° 3: 1*T
ABZLINE	3	0x09[2:0]+ 0x0A[7]	r/w	ABZ 每圈线数配置： 0: 12 线 1: 24 线 2: 50 线 3: 128 线 4: 256 线 5: 512 线 6: 2048 线 7: 1024 线
PWMCTRL	1	0x0A[6]	r/w	0: PWM 标志位输出； 1: 正常 PWM 输出；
PWMPOL	1	0x0A[5]	r/w	0: PWM 标志位输出； 1: 正常 PWM 输出；
PWMT	1	0x0A[4]	r/w	PWM 输出频率 0: 250Hz 1: 1000Hz
VOS_SIN	8	0x0B[7:0]	r/w	SIN 支路 offset 调节
VOS_COS	8	0x0C[7:0]	r/w	COS 支路 offset 调节

10. 功能框图

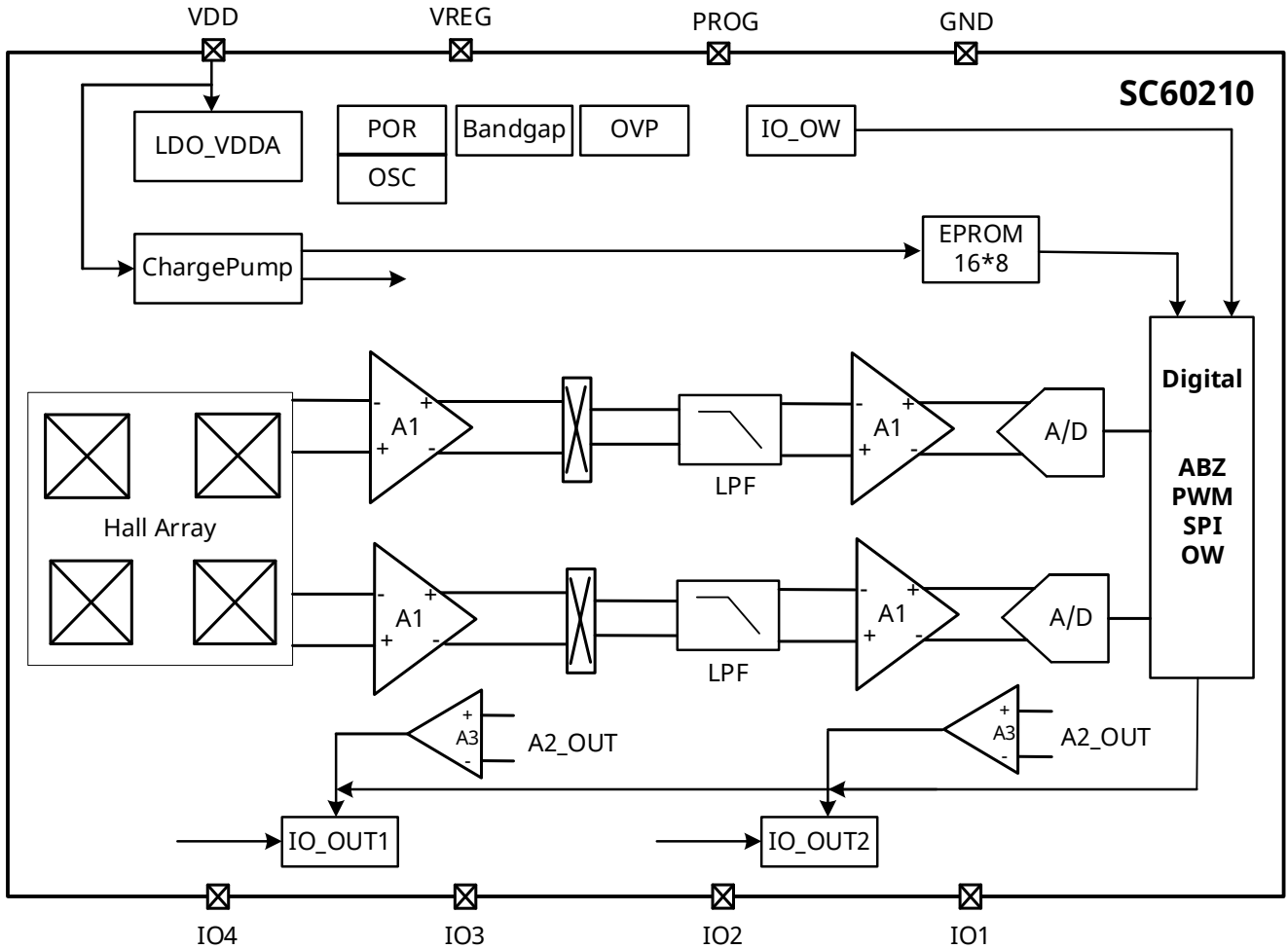


图3 功能框图

11. 输出形式

SIN/COS 模拟量输出

典型应用图

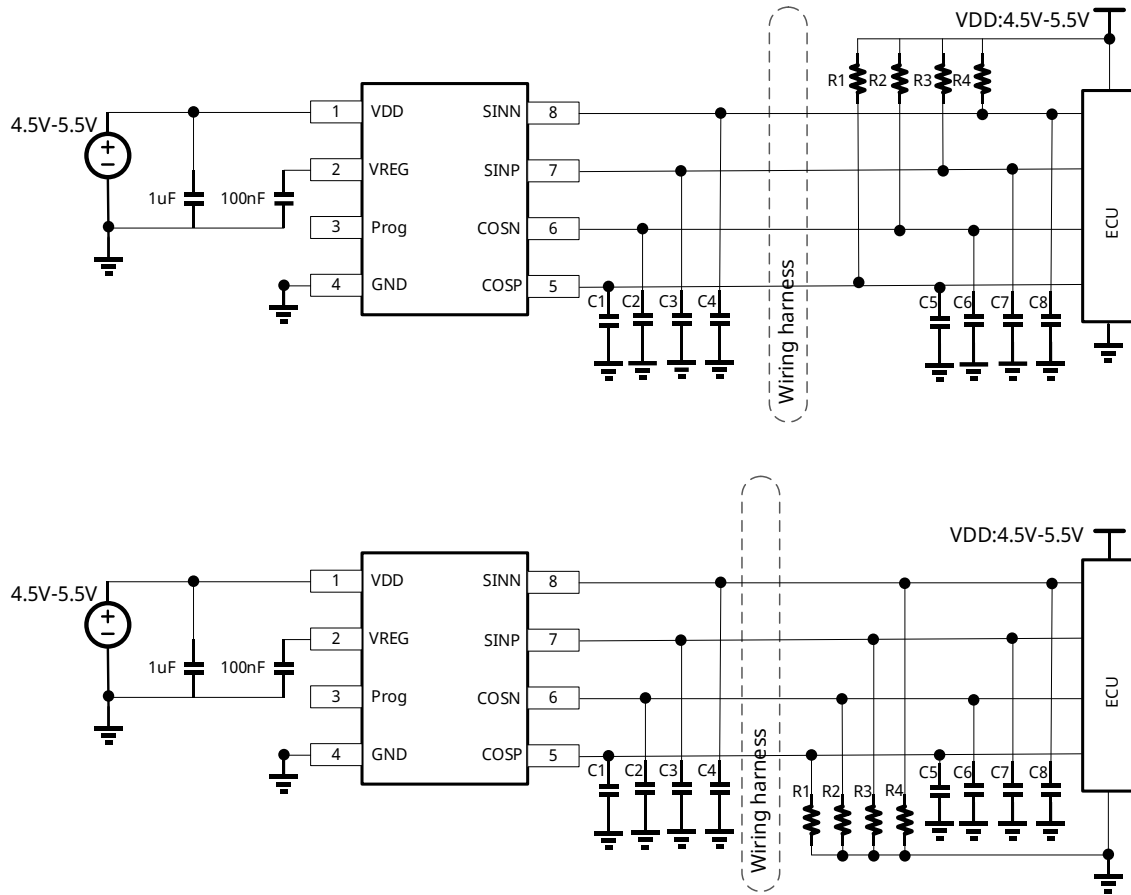


图 4 模拟输出应用图

SIN/COS 输出波形图

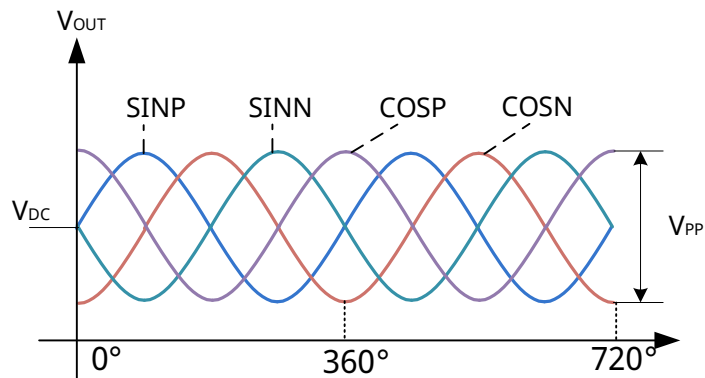


图 5 模拟输出波形图

12. 电源供电连接方式

12.1. 应用电路连接(5V)

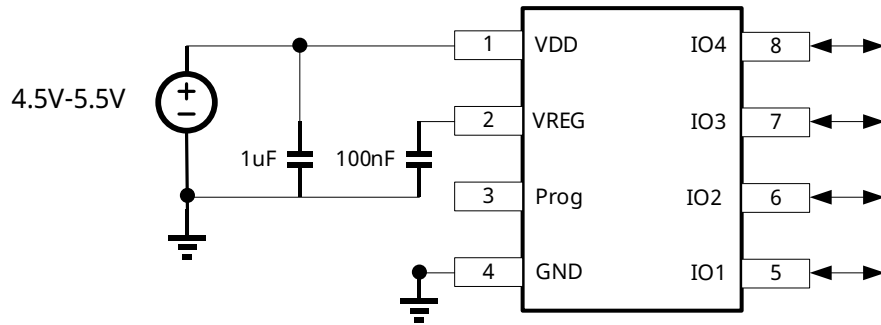


图 6 5V 供电电路图

12.2. 应用电路连接(3.3V)

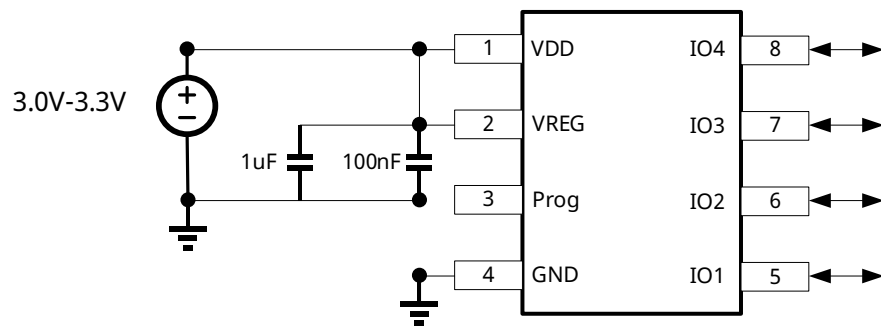
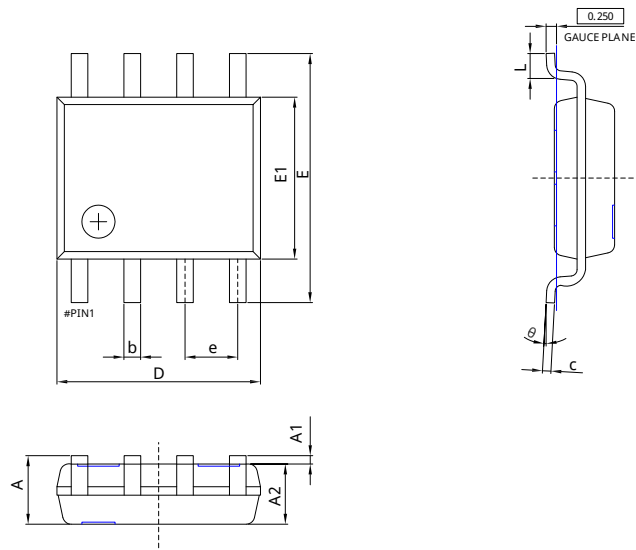


图 7 3.3V 供电电路图

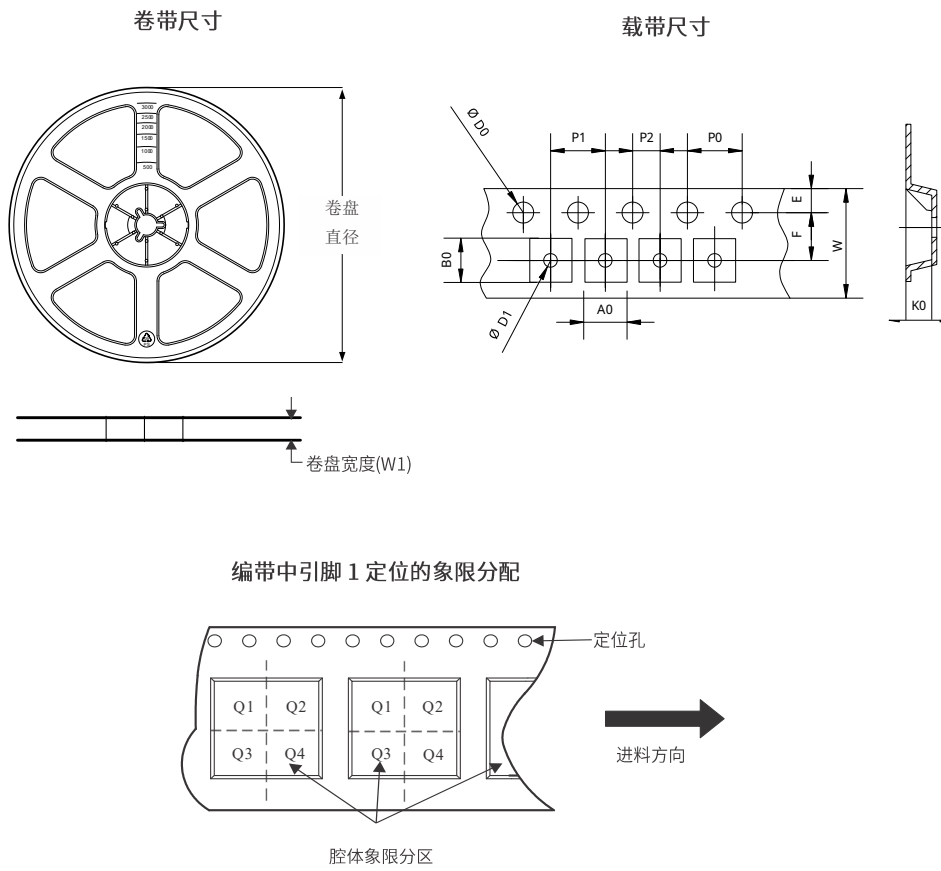
13. 封装信息 DC



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	1.450	1.750	0.057	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.700	5.100	0.185	0.201
E	5.800	6.200	0.228	0.244
E1	3.800	4.000	0.150	0.157
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

图 8 SOP8 封装图

14. 包装信息



所有尺寸均为标称尺寸

封装类型	数量	卷盘直径 (mm)	卷盘宽度 W1 (mm)	P0 (mm)	P1 (mm)	P2 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
SOP8	4000	330	13.0	4.00	8.00	2.00	6.40	5.40	2.10	12.00	Q1

图 9 SOP8 卷带尺寸

15. 修改记录

版本	日期	描述
OTS	2025-07-31	初始规格书
Rev.V0.1	2025-10-30	更新功能框图，寄存器表

重要声明和免责声明

本声明为赛卓电子科技（上海）股份有限公司产品规格书的组成部分，仅适用于本规格书对应型号产品的技术信息说明。

本文件（以下简称“本文件”）所展示的信息、数据和规格均按“现状”提供，仅供参考，不应被解释为任何明示或暗示的保证或授权，包括但不限于对准确性、完整性、适销性、特定用途适用性的保证，或不对侵犯任何第三方知识产权的保证。

本文件的使用者对赛卓电子产品的选择、使用和应用，以及确保此类应用的安全性负有全部责任。使用者应遵守所有与赛卓电子产品使用相关的适用法律、法规和要求。赛卓电子可能提供的任何与应用相关的信息或支持仅供参考，不构成任何保证或责任。

本文件中所述的资源可能会未经通知而发生变更。变更后的内容将自动取代原版本内容，赛卓电子不另行单独通知。赛卓电子允许仅将这些资源用于开发本文所述的、集成了赛卓电子产品的应用程序。未经事先书面同意，禁止以任何其他方式复制、分发或公开展示这些资源。对于赛卓电子的任何知识产权或任何第三方的知识产权，均不授予任何明示或暗示的许可。

您同意为赛卓电子及其代表辩护、赔偿，并使其免受因您使用这些资源而产生的任何索赔、损害、费用、损失或责任。

如需了解最新产品信息和技术支持，请联系赛卓电子 (www.semiment.com)。

版权所有 © 赛卓电子科技（上海）股份有限公司